

(19)日本国特許庁(J P)

## (12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-125013

(43)公開日 平成6年(1994)5月6日

(51)IntCl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/90	B	7514-4M		
21/285	3 0 1 R	9055-4M		
21/3205		7514-4M	H 0 1 L 21/ 88	S

審査請求 未請求 請求項の数6(全 8 頁)

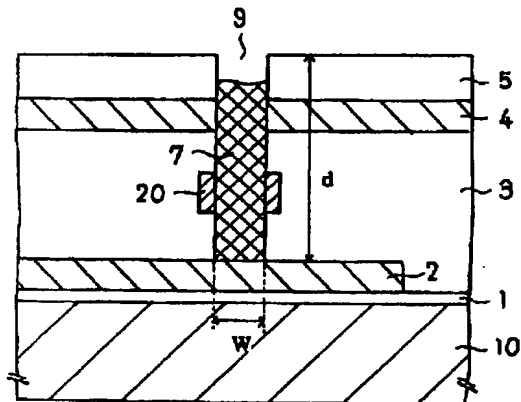
(21)出願番号	特願平5-77697	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成5年(1993)3月11日	(72)発明者	深澤 雄二 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝総合研究所内
(31)優先権主張番号	特願平4-89591	(74)代理人	弁理士 竹村 壽
(32)優先日	平4(1992)3月14日		
(33)優先権主張国	日本(J P)		

(54)【発明の名称】 半導体装置及びその製造方法

## (57)【要約】

【目的】 電気特性に優れ、高集積化に対応できる半導体装置の構造及び製造工程の簡単な多層配線構造を有する半導体装置の製造方法を提供する。

【構成】 半導体基板10上に下層の配線2と少なくとも1層の層間絶縁膜3を介して上層の配線4を形成する。上層の配線4を貫通するように上層の絶縁膜5を形成する。そして、上層及び下層の配線の間にダミー配線20を挿入する。このダミー配線を含めて上層及び下層の配線に絶縁膜5の上からコンタクト孔9を形成し、ここに接続配線7を充填する。この接続配線が上層の配線と下層の配線を確実に電氣的接続する。



## 【特許請求の範囲】

【請求項1】 多層配線がその上に形成された半導体基板と、  
前記半導体基板上に形成されている前記多層配線の任意の下層の配線と、  
前記下層の配線が被覆されるように前記半導体基板上に形成された少なくとも1層からなる下層の絶縁膜と、  
前記下層の絶縁膜の上に形成された前記多層配線の任意の上層の配線と、  
前記上層の配線が被覆するように前記半導体基板上に形成された上層の絶縁膜と、  
前記下層の絶縁膜中に形成され、前記上層の配線と前記半導体基板表面又は前記下層の配線との間に配置されているダミー配線と、  
前記上層の絶縁膜、前記上層の配線、前記ダミー配線及び前記下層の絶縁膜を通し、前記半導体基板表面又は前記下層の配線が露出するように形成され、その側壁において前記上層の配線及び前記ダミー配線が露出しているコンタクト孔内に充填して前記上層の配線と前記半導体基板表面又は前記下層の配線とを電気的に接続する接続配線とを備えていることを特徴とする半導体装置。  
【請求項2】 前記ダミー配線は、前記多層配線と前記接続配線を介してのみ電気的に接続していることを特徴とする請求項1に記載の半導体装置。  
【請求項3】 前記ダミー配線は、複数の配線層からなることを特徴とする請求項1又は請求項2に記載の半導体装置。  
【請求項4】 前記ダミー配線の配線層の内少なくとも1層は、前記多層配線の内の1層から延在していることを特徴とする請求項1又は請求項3に記載の半導体装置。  
【請求項5】 前記上層の配線又は前記下層の配線もしくはその双方にはバイパスが形成されており、前記コンタクト孔は、そのバイパスに形成されていることを特徴とする請求項1乃至請求項3のいずれかに記載の半導体装置。  
【請求項6】 半導体基板に下層の配線を形成する工程と、  
前記下層の配線が形成された前記半導体基板上に絶縁膜を介してダミー配線を形成する工程と、  
前記ダミー配線が形成された前記半導体基板上に絶縁膜を介して上層の配線を形成する工程と、  
前記上層の配線が被覆するように前記半導体基板上層の絶縁膜を形成する工程と、  
前記上層の絶縁膜、前記上層の配線、前記上層の配線と下層の配線との間に形成された絶縁膜、前記ダミー配線を順次エッチングして前記下層の配線又は前記半導体基板表面を露出させ、前記上層の絶縁膜、前記上層の配線、前記絶縁膜、前記ダミー配線及び前記下層の配線又は前記半導体基板表面で囲まれたコンタクト孔を形成す

る工程と、

前記コンタクト孔内に露出している前記上層の配線、前記ダミー配線及び前記下層の配線又は前記半導体基板表面上に接続配線を選択成長させる事により前記上層の配線、前記ダミー配線及び前記下層の配線又は前記半導体基板表面とを電気的に接続する工程とを備えていることを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、高集積化された半導体装置の多層配線構造及びその製造方法に関するものである。

【0002】

【従来の技術】ICやLSI等の半導体装置の高密度、高集積化が著しく進み、それにつれて配線構造も多層構造が多く採用されている。このような配線構造の多層化は、配線面積を減少させてチップの増大化を防止し、平均配線長を短くして配線抵抗による動作速度の遅延を抑制し、自動配置配線等を可能にすることができる。以下、従来の半導体装置の多層配線構造及びその製造工程を2層A1配線構造を例に説明する。図11は、半導体基板上の多層配線構造を示す断面図である。シリコン半導体基板10上にはSiO<sub>2</sub>膜などからなる絶縁膜1を介してA1などの下層の配線2を形成する。下層の配線2は、SiO<sub>2</sub>、やその他の材料からなる下層の絶縁膜3で被覆される。この絶縁膜は、その上にさらに上層の配線を設けなければならないので、必要により平坦化する。平坦化には、通常ガラスフロー法やエッチバック法など既存の技術を用いる。この後、フォトリソグラフィ及びエッチングによって下層の絶縁膜3にコンタクト孔9を形成する。この後A1膜を下層の絶縁膜3及びコンタクト孔9にスパッタリング法などにより堆積し、パターニングして上層の配線4を形成する。そして、この上にPSGやCVDSiO<sub>2</sub>などの上層の絶縁膜5を堆積させる(図11(a))。

【0003】配線が2層の場合にはこの上層の絶縁膜5は、保護絶縁膜となるが、さらに層を重ねるなら、この絶縁膜は層間絶縁膜となる。その場合は、上層の絶縁膜5にコンタクト孔を形成し、第3の配線やさらに絶縁膜を介して第4、第5の配線を形成する。また、他の方法としては、下層の絶縁膜3にコンタクト孔を形成して下層の配線2をコンタクト孔内に露出させる。そして、コンタクト孔内に接続配線7となるタングステンを選択成長させ、この後下層の絶縁膜3にA1膜を堆積し、パターニングして上層の配線4を形成する方法がある。上層の配線4の上にはさらに、CVDSiO<sub>2</sub>などの上層の絶縁膜5を施す(図11(b))。配線をさらに重ねる場合には、前記の例と同様に層間絶縁膜を形成する度にコンタクト孔を形成し、ここに接続配線を堆積していく。このコンタクト孔を形成する他の従来例では、下層

の配線がゲート電極である場合に、このゲート電極と上層の配線を電気的に接続する方法がある（特開昭63-127551号公報参照）。コンタクト孔を上層の配線の上に形成された上層の絶縁膜からゲート電極まで1度に形成する方法である。このコンタクト孔内には例えば、タングステン（W）の選択成長により接続配線を成長させる。

【0004】

【発明が解決しようとする課題】多層配線構造における配線間の接続は、従来から前述のような方法で行われていた。しかし、例えば、図11(a)に示すコンタクト孔形成後スパッタリング法によって上層の配線を形成する方法では、コンタクト孔内にA1が均一に形成されず、配線の段切れが起こり、配線不良が問題となっている。この傾向は半導体装置の微細化が進んで、コンタクト孔の口径が小さくなり、さらに、多層配線の積層数が増えていわゆるアスペクト比が増大するに連れて著しくなる。また、図11(b)に示す選択成長による接続配線を利用する方法では、コンタクト孔内に接続配線となるタングステンを選択成長させる際に、A1との密着性を良くするためにタングステン表面をA1イオンで処理した後上層の配線となるA1膜を形成しているが、このA1イオン照射により半導体装置を構成するトランジスタのゲート酸化膜が破壊される事がある。

【0005】さらに、前記他の従来例の上層の絶縁膜からゲート酸化膜までコンタクト孔を1度に形成する方法では、接続配線を用いても成長と同時に上層の配線と下層の配線とは接続されてしまうので上記のような問題は生じないが、この場合は、次のような問題がある。図12は、この方法を説明する半導体装置の半導体基板の部分断面図である。コンタクト孔9を形成するには、フォトリソエッチングにより、上層の絶縁膜5、上層の配線4及び下層の絶縁膜3をエッチングして、下層の配線2の表面を露出させる。そして、このコンタクト孔9内にタングステンの接続配線7を選択成長させる。この時コンタクト孔9内に露出している上層の配線4及び下層の配線2は、成長種となり、タングステンは、ここから成長していく。しかし、この方法は高集積化が進んでコンタクト孔のアスペクト比（深さd/幅W）が1以上に増大する半導体装置に適用することは困難である。

【0006】即ち、この方法では、成長種が2か所にあるので、上層の配線4の成長種におけるタングステンの成長が早いと、このタングステンはキャップ71になってしまい、下層の配線2の成長種からはタングステンが十分に成長せず、その結果、接続配線7は、2つに別れその間に空間が生じることがあった。さらに、従来方法の問題は、配線の2層間を接続する度にその間の層間絶縁膜をエッチングしてコンタクト孔を形成していかなければならなかったため、製造工程数が多くなることであった。本発明は、このような事情によってなされたもので

あり、電気特性に優れ、高集積化に対応できる半導体装置及び製造工程の簡単な多層配線構造を有する半導体装置の製造方法を提供する事を目的にしている。

【0007】

【課題を解決するための手段】本発明は、多層配線の下に配置された配線間を電気的に接続するに際し、この上下に配置された配線間にダミー配線を介在させることを特徴としている。本発明の半導体装置は多層配線がその上に形成された半導体基板と、前記半導体基板上に形成されている前記多層配線の任意の下層の配線と、前記下層の配線が被覆されるように前記半導体基板上に形成された少なくとも1層からなる下層の絶縁膜と、前記下層の絶縁膜の上に形成された前記多層配線の任意の上層の配線と、前記上層の配線を被覆するように前記半導体基板上に形成された上層の絶縁膜と、前記下層の絶縁膜中に形成され、前記上層の配線と前記半導体基板表面又は前記下層の配線との間に配置されているダミー配線と、前記上層の絶縁膜、前記上層の配線、前記ダミー配線及び前記下層の絶縁膜を通し、前記半導体基板表面又は前記下層の配線が露出するように形成され、その側壁において前記上層の配線及び前記ダミー配線が露出しているコンタクト孔内に充填して前記上層の配線と前記半導体基板表面又は前記下層の配線とを電気的に接続する接続配線とを備えていることを特徴としている。

【0008】前記ダミー配線は、前記多層配線と前記接続配線を介してのみ電気的に接続していることができる。前記ダミー配線は、複数の配線層からなることができる。前記ダミー配線の配線層の内少なくとも1層は、前記多層配線の内の1層から延在させることができる。前記上層の配線又は前記下層の配線もしくはその双方にはバイパスが形成されており、前記コンタクト孔は、そのバイパスに形成させることができる。また、本発明の半導体装置の製造方法は、半導体基板に下層の配線を形成する工程と、前記下層の配線が形成された前記半導体基板上に絶縁膜を介してダミー配線を形成する工程と、前記ダミー配線が形成された前記半導体基板上に絶縁膜を介して上層の配線を形成する工程と、前記上層の配線を被覆するように前記半導体基板上に上層の絶縁膜を形成する工程と、前記上層の絶縁膜、前記上層の配線、前記上層の配線と下層の配線との間に形成された絶縁膜、前記ダミー配線を順次エッチングして前記下層の配線又は前記半導体基板表面を露出させ、前記上層の絶縁膜、前記上層の配線、前記絶縁膜、前記ダミー配線及び前記下層の配線又は前記半導体基板表面で囲まれたコンタクト孔を形成する工程と、前記コンタクト孔内に露出している前記上層の配線、前記ダミー配線及び前記下層の配線又は前記半導体基板表面上に接続配線を選択成長させることにより前記上層の配線、前記ダミー配線及び前記下層の配線又は前記半導体基板表面とを電気的に接続する工程とを備えていることを特徴としている。

【0009】

【作用】ダミー配線は接続配線が充填される絶縁膜のコンタクト孔内に露出している。このため、接続配線は、コンタクト孔内において、その内に露出する上層の配線や下層の配線と同じ様に成長種になってそこからタングステンが選択的に成長を始め最終的に配線間が確実に電氣的に接続される。

【0010】

【実施例】以下、図面を参照して本発明の実施例を説明する。まず、図1乃至図5を参照して第1の実施例を説明する。図1は、半導体装置の多層配線構造を示す図2のA-A'部分の断面図、図2は、その配線部分を説明する平面図である。そして、図3乃至図5は、その製造工程断面図である。基板として、MOSトランジスタなどが形成されたシリコン領域（図示せず）を有するシリコン半導体基板10を用意する。この基板10は、熱処理などにより形成された、例えば、 $\text{SiO}_2$ のような絶縁膜1で被覆されている。この絶縁膜1の上に所定の配線パターンを備えたA1などの下層の配線2が形成され、この下層の配線2を被覆するように半導体基板10の上には、例えば、 $\text{CVDSiO}_2$ のような下層の絶縁膜3が形成されている。下層の絶縁膜3は、少なくとも1層の絶縁膜からなり、その中にA1などからなるダミー配線20が配置されている。下層の絶縁膜3の表面には、所定の配線パターンを備えたA1などの上層の配線4が形成されている。この配線は、 $\text{CVDSiO}_2$ のような上層の絶縁膜5によって被覆保護されている。この構造において、上層の絶縁膜5から下層の配線2が露出されるまで1通したコンタクト孔9が形成されている。

【0011】当りダミー配線20も少なくとも1部はコンタクト孔に含まれている。そしてこの中に、例えば、タングステンのような高融点金属の接続配線7が充填されていて、上層の配線4と下層の配線2とが電氣的に接続されている。ダミー配線20は、この実施例ではこの接続配線7を介して以外に他の配線との電氣的な接続は無く、四角形又は長方形のような形状を有しているが、本発明は、このような形状に限定されるものではない。次に、その製造方法について説明する。例えば、P型などのシリコン半導体基板10に絶縁膜1を熱処理などにより形成し、その後、その上に約6000オングストローム厚のA1膜をスパッタリングなどにより形成し、これをパターンニングして配線幅が1.2 $\mu\text{m}$ 程度の下層のA1配線2を形成する。その後、この上にCVD法により $\text{SiO}_2$ 膜を形成し、これを平坦化して下層の配線2の上に $\text{CVDSiO}_2$ の層間絶縁膜31を形成する（図3）。

【0012】ついで、層間絶縁膜31の上に約6000オングストローム厚のA1膜をスパッタリングなどにより形成し、これをパターンニングして配線幅が1.2 $\mu\text{m}$ 程度のA1のダミー配線20を形成する。その後、ダミ

ー配線20を被覆するようにCVD法により $\text{SiO}_2$ 膜を形成し、これを平坦化してダミー配線20の上に $\text{CVDSiO}_2$ の層間絶縁膜32を形成する。ついで、層間絶縁膜32の上に約6000オングストローム厚のA1膜をスパッタリングなどにより形成し、これをパターンニングして配線幅が1.2 $\mu\text{m}$ 程度の上層のA1配線4を形成する。その後、上層の配線4を被覆するように $\text{CVDSiO}_2$ の上層の絶縁膜5を形成する（図4）。ついで、フォトリソグラフィによってこれをパターンニングする。そして、このパターンニングされたフォトリソグラフをマスクとし、 $\text{Cl}_2$ ガスや $\text{CHF}_3$ ガスを主体にしたRIEなどの異方性エッチングによって上層の絶縁膜5の表面から下方へ下層の配線2が露出するまでエッチングを行って、大体1.5 $\mu\text{m}$ 角のコンタクト孔9を形成する（図5）。図示のように、コンタクト孔9内には、それぞれ下層の配線2、ダミー配線20及び上層の配線4がその側壁や底面に露出している。これら露出した配線部分が選択成長の成長種になる。

【0013】ついで、フォトリソグラフを除去してから、例えば、6弗化タングステン及び水素ガスをを用いた選択成長法により、ガス圧が約0.2 torr、成長時間が60分程度でタングステンを前述の成長種から成長させていき、最終的に1つの接続配線7をコンタクト孔9に形成する（図1）。ダミー配線は、その形状は任意であり、又、成長種としての役割を果たすことができれば、コンタクト孔内にはほんの一部露出していても十分である。また、層間絶縁膜31、32は下層の絶縁膜3を構成する。このダミー配線が存在するために、接続配線は、均一に成長して、図12に示すようなコンタクト孔内の上方にタングステンのキャップ71が形成されず、電気特性の優れた配線接続が実現できる。又、配線形成が終了してから必要な箇所に配線間の接続が適宜出来るようになる。ダミー配線は、図1のように1層だけではなく、2層、3層以上にすることにより、例えば、アスペクト比（ $d/W$ ）が5以上のゲートアレイの多層配線構造に適用することができる。

【0014】次に、図6を参照して第2の実施例を説明する。前記実施例では、ダミー配線は、他の多層配線とは独立しており、単に接続配線を選択成長させるための成長種に用いられるものである。この実施例は、ダミー配線が多層配線の一部を利用することを特徴としている。シリコン半導体基板10は、 $\text{SiO}_2$ のような絶縁膜1で被覆されている。この絶縁膜1の上に所定の配線パターンを備えたA1などの下層の配線2が形成され、この下層の配線2を被覆するように半導体基板10の上には、 $\text{CVDSiO}_2$ のような層間絶縁膜31が形成されている。層間絶縁膜31の上には、所定の配線パターンを有する第1のダミー配線21が形成されている。このダミー配線21の上に層間絶縁膜32を介して所定の

配線パターンを有する第2のダミー配線22が形成されている。第2のダミー配線22は、層間絶縁膜33に被覆され、その上には、所定の配線パターンを備えたA1などの上層の配線1が形成されている。この配線はCVD SiO<sub>2</sub>のような上層の絶縁膜5によって被覆保護されている。

【0015】この構造において、上層の絶縁膜5から下層の配線2が露出されるまで1通したコンタクト孔9が形成されている。当然ダミー配線21、22も少なくとも1部はコンタクト孔内壁に露出している。そして、この中に、例えば、タングステンのような高融点金属の接続配線7が充填されていて、上層の配線4と、第2のダミー配線22と、第1のダミー配線21と、下層の配線2とが電気的に接続されている。ダミー配線は、単なる選択成長の成長種ではなく、多層配線の一部を構成している。即ち、下層の配線2を多層配線の第1層目のA1配線とすると、第1のダミー配線は、第2層目のA1配線であり、第2のダミー配線は、第3層目のA1配線であり、上層の配線は第4層目のA1配線である。そして、この実施例では、4層の多層配線の相互接続が1度のコンタクト孔形成によって容易に達成することができる。

【0016】次に、図7を参照して第3の実施例を説明する。この実施例では、下層の配線構造及びコンタクト孔の形成方法に特徴がある。基板として、MOSトランジスタなどが形成された素子領域(図示せず)を有するシリコン半導体基板10を用意する。この基板10の絶縁膜1の上に所定の配線パターンを備えたA1などの下層の配線2を形成する。この下層の配線2を被覆するように半導体基板10の上に、CVD SiO<sub>2</sub>のような下層の絶縁膜3を形成する。下層の絶縁膜3は、少なくとも1層の絶縁膜からなり、その中にA1などからなるダミー配線20を配置形成する。下層の絶縁膜3の表面には、所定の配線パターンを備えたA1などの上層の配線4を形成する。この配線はCVD SiO<sub>2</sub>のような上層の絶縁膜5によって被覆保護されている。この構造において、上層の絶縁膜5から下層の配線2が露出されるまで1通したコンタクト孔9を異方性エッチングにより形成する。このとき下層の配線2もエッチングして下の絶縁膜1を露出させる。この様に、下層の配線2をエッチングするとコンタクト孔9の中に露出するこの配線の露出面積が小さくなるが、選択成長を十分行うことができれば下層の配線を部分的にエッチング除去しても良いので、オーバーエッチングを無くすように配慮する必要はない。この中に、例えば、タングステンのような高融点金属の接続配線7が充填していて、上層の配線4と下層の配線2とが電気的に接続される。

【0017】次に、図8を参照して第4の実施例を説明する。図は、半導体基板の平面図である。上層の配線又は下層の配線あるいはその双方にバイパスを形成すべ

ば、コンタクト孔を形成する位置を決定する自由度が増す。図では、下層の配線2にバイパス23を形成している。このバイパス23の上に層間絶縁膜を介してダミー配線20および上層の配線4を順次形成してから、上層の絶縁膜5を形成し、この上からコンタクト孔9を形成する(図5参照)。バイパスは、半導体基板上の任意のマージン部分に形成することができるので、これを利用することにより、半導体装置を設計する自由度が大きくなる。

【0018】次いで、図9及び図10を参照して、本発明に係る半導体装置の接続配線を形成するための他の方法について説明する。図9は、半導体装置の半導体基板の図10に示すB-B'部分の断面図であり、図10は、その概略平面図を示している。集積回路やトランジスタ等が形成されているシリコン半導体基板10を熱酸化処理などによるSiO<sub>2</sub>の絶縁膜1で被覆し、その上にスパッタリング法などで下層のA1配線2を形成する。その下層の配線2を被覆するようにCVD SiO<sub>2</sub>の層間絶縁膜31を堆積させる。その後その上にはば四角形のダミー配線20をスパッタリングで形成する。つぎに、そのダミー配線20を被覆するようにCVD SiO<sub>2</sub>の層間絶縁膜32を形成する。層間絶縁膜31、32は下層の絶縁膜3を構成している。そして、この上にスパッタリングなどで上層のA1配線4を形成する。上層の配線4は、下層の配線とは、例えば、直角に交差するように形成する。この上にCVD SiO<sub>2</sub>の上層の絶縁膜5を形成する。この絶縁膜5の上にフォトリソ(図示せず)を塗布し、これをパターンニングして絶縁膜5をエッチングする所定の開口部を持ったマスクとする。

【0019】まず、このマスクを用いてCHF<sub>3</sub>、ガスを主体としたRIEなどの異方性エッチングにより上層の絶縁膜5をエッチングし、上層の配線4が半分ほど露出するまでこのエッチングを続ける。ついで、Cl<sub>2</sub>、ガスを主体としたRIEにより上層の配線4を露出した部分からエッチングをはじめ、前記所定の開口部の範囲で上層の配線4が除去されるまで続ける。所定の開口部内で上層の配線4が無くなった後は、この配線4の跡にしたがって層間絶縁膜32をダミー配線20が半分ほど露出するまで自己整合的にCHF<sub>3</sub>、ガスを主体とするRIEでエッチングを続ける。ダミー配線20が半分ほど露出した後は、Cl<sub>2</sub>、ガスを主体としたRIEによりダミー配線20を露出した部分からエッチングをはじめ、前記所定の開口部の範囲でダミー配線20が除去されるまで続ける。所定の開口部内でダミー配線20が無くなった後は、この配線20及び前記上層の配線の跡にしたがって層間絶縁膜31、32を自己整合的にCHF<sub>3</sub>、ガスを主体とするRIEで下層の配線4が露出するまでエッチングを続け、コンタクト孔9を形成する。

【0020】次いで、このコンタクト孔9内に露出して

いる上層の配線4、ダミー配線20及び下層の配線2の表面を成長種として選択成長を行ってタングステンの接続配線7を形成する。最後に、この上層の絶縁膜5を被覆するようにEBCGなどの保護絶縁膜8を形成する。このような方法でコンタクト孔を形成するとその開口部が、例えば、1、5  $\mu\text{m}$ 角で形成しても最終的にはコンタクト孔の断面積は、1、2  $\mu\text{m}$ 角程度の配線幅程度に小さく形成できる。即ち、フォトリソを用いて開口部分の断面積91を大きくし、次のエッチングでその断面積92を上層の配線に合わせて縮小し、更に、ダミー配線の大きさに合わせてその断面積93を小さくすることができる。この方法は半導体装置の微細加工処理に有利である。

【0021】以上、前述の実施例では、配線材料にA1を用いているが、本発明は、これに限らず、多結晶シリコン、Cu、高融点金属シリサイド、多結晶シリコンとシリサイドの複合膜であるポリサイド膜などを利用することができる。また、配線となるA1膜の下地層に窒化物などからなるバリアメタルを用いることもできる。接続配線には、タングステンに限らず、その他の高融点金属、例えば、Mo、Ti、Taなどを用いることができる。また、本発明は、シリコンに限らず、GaAs、Geなど既存のと同様な半導体にも適用することができる。これら実施例では、多層配線構造の任意の配線間接続について説明したが、ゲート電極と配線間の接続、ソース、ドレイン形成など半導体基板の所定の領域と配線間の接続などに適用することが可能である。また、配線層が幾つか離れている配線間の接続でも容易にかつ確実に接続することができる。

【0022】

【発明の効果】本発明は、以上の構成により、半導体装置の多層配線間を接続するにあたり、配線間を接続する接続配線が形成されるコンタクト孔は、多層配線パター\*

\*ンが形成されてから一気に形成されるので多層配線が4層でも5層以上でも製造工程が簡単になる。また、ダミー配線が接続配線の電気的な特性を安定させることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の半導体装置の断面図。

【図2】図1の半導体装置の平面図。

【図3】第1の実施例の半導体装置の製造工程断面図。

【図4】第1の実施例の半導体装置の製造工程断面図。

【図5】第1の実施例の半導体装置の製造工程断面図。

【図6】第2の実施例の半導体装置の断面図。

【図7】第3の実施例の半導体装置の断面図。

【図8】第4の実施例の半導体装置の断面図。

【図9】本発明の半導体装置の製造工程断面図。

【図10】図9の半導体装置の平面図。

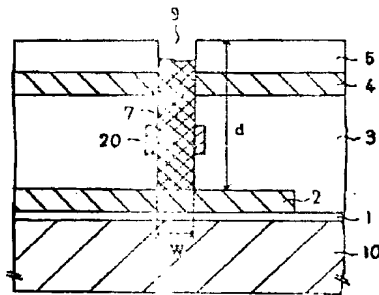
【図11】従来の半導体装置の断面図。

【図12】従来の半導体装置の製造工程断面図。

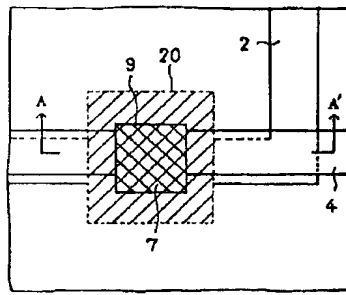
【符号の説明】

1	絶縁膜
2	下層の配線
3	下層の絶縁膜
4	上層の配線
5	上層の絶縁膜
6	フォトリソ
7	接続配線
8	保護絶縁膜
9	コンタクト孔
10	半導体基板
20、21、22	ダミー配線
31、32、33	層間絶縁膜
23	下層の配線のバイパス
71	接続配線のキャップ
91、92、93	コンタクト孔の断面積

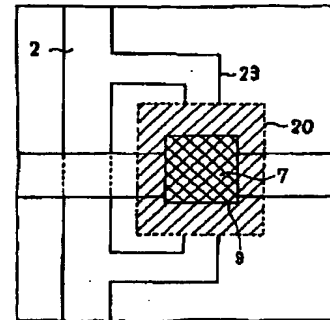
【図1】



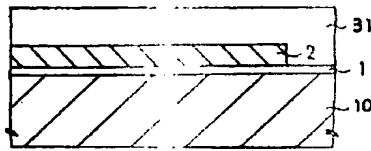
【図2】



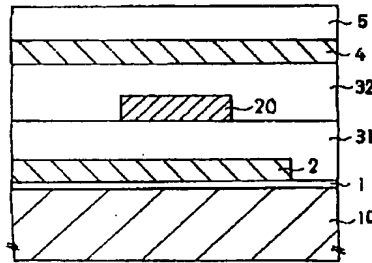
【図8】



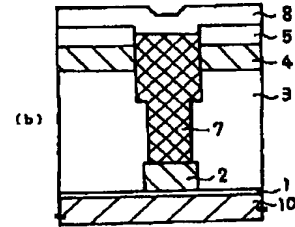
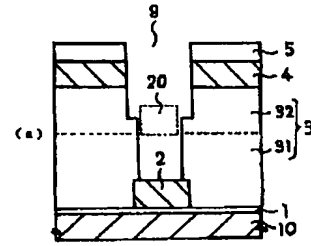
【図3】



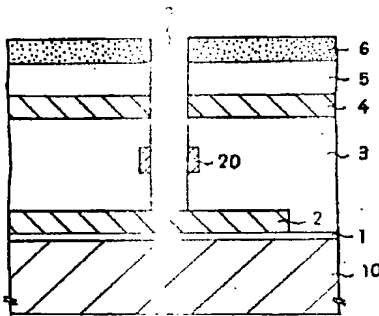
【図4】



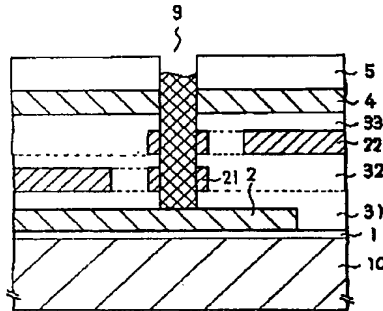
【図9】



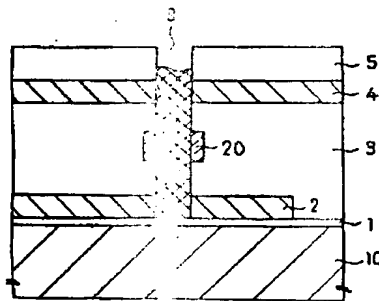
【図5】



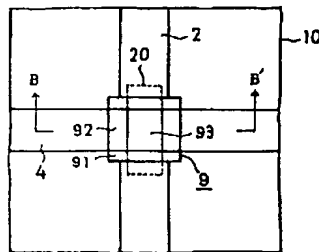
【図6】



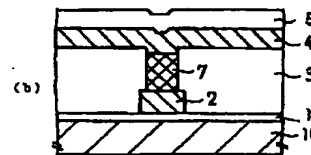
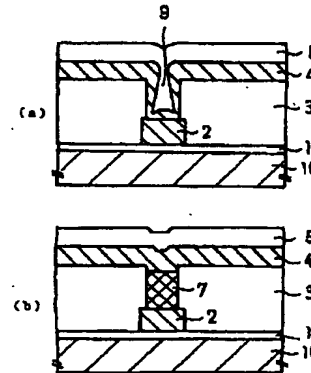
【図7】



【図10】



【図11】



【図12】

